

拒絶引用S of P 459wD 80 (Y)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-108217

(43) 公開日 平成10年(1998) 4月24日

(51) Int.Cl.⁶

識別記号

F I

H 0 4 N 11/00
11/24
7/08
7/081
9/64

H 0 4 N 11/00
9/64
7/08

Z
Z

審査請求 有 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願平8-254515

(22) 出願日 平成 8 年(1996) 9 月26日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目 7 番 1 号

(72) 発明者 松原 祐一

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

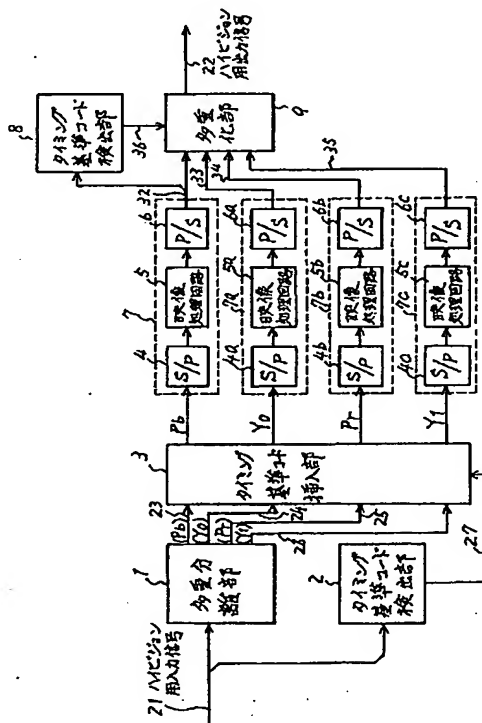
(74) 代理人 弁理士 京本 直樹 (外 2 名)

(54) 【発明の名称】 映像信号時分割回路

(57) 【要約】

【課題】 ハイビジョン用映像デジタル信号の映像処理回路としてNTSC (コンポジット/コンポーネント方式) の映像処理回路を流用することができる簡易回路を提供する。

【解決手段】 多重分離部 1 はハイビジョン用入力信号 21 を時分割し分割ビット信号 23, 24, 25, 26 を出力する。タイミング基準コード検出部 2 は基準コードを検出し同期出力信号 27 を出力する。タイミング基準コード挿入部 3 は分割ビット信号 23, 24, 25 および 26 に同期出力信号 27 を挿入する。シリアルデジタル映像処理部 7, 7a, 7b および 7c は Pb, Y0, Pr, Y1 の信号を映像処理する。多重化部 9 は映像処理信号 32, 33, 34, 35 を多重化しハイビジョン用出力信号 22 を出力する。タイミング基準コード検出部 8 は基準コード 36 を多重化部 9 に出力する。



【特許請求の範囲】

【請求項1】 映像信号を4チャンネルに時分割するとともに、前記映像信号から検出して得られる同期信号を前記4チャンネルの時分割信号の各々に挿入し、これら挿入した信号の各々を映像処理した4チャンネルの映像信号を、前記4チャンネルの映像信号の一つから検出して得られる基準信号とともに多重化することを特徴とする映像信号時分割回路。

【請求項2】 映像信号を4チャンネルの時分割信号として出力する時分割手段と、前記映像信号から第1の基準信号を検出し同期信号を出力する第1の基準信号検出手段と、前記時分割信号に前記同期信号を挿入する基準信号挿入手段と、この基準信号挿入手段が出力する第1、第2の色差信号および第1、第2の輝度信号の各々に対応して設けた映像処理手段と、これら映像処理手段が出力する各々の映像信号を多重化し出力する多重化手段と、前記映像処理手段が出力する第1の色差信号から前記同期信号を検出し第2の基準信号を前記多重化手段に出力する第2の基準信号検出手段と、を備えたことを特徴とする映像信号時分割回路。

【請求項3】 前記映像処理手段が、シリアルデータをパラレルデータに変換するシリアルパラレル変換器と、前記パラレルデータを映像処理する映像処理回路と、この映像処理回路が出力するパラレルデータをシリアルデータに変換するパラレルシリアル変換器とを有することを特徴とする請求項2記載の映像信号時分割回路。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は映像信号時分割回路に関し、特にハイビジョン用ビット直列信号の映像処理を行なう映像信号時分割回路に関する。

【0002】

【従来の技術】 一般に、ハイビジョン用ビット直列信号の処理は、直接シリアルパラレル変換を行なった後、ハイビジョン専用の回路にて各種の映像処理が行なわれている。

【0003】 図3は従来の映像信号時分割回路を示すブロック図である。

【0004】 図3を参照すると、ハイビジョン用入力信号21のシリアルデータをパラレルデータに変換するシリアルパラレル変換器16と、変換したパラレルデータを映像処理する映像処理回路17と、映像処理されたパラレルデータをシリアルデータに変換しハイビジョン用出力信号38を出力するパラレルシリアル変換器18とから構成されている。この場合、映像処理回路17はハイビジョン用に専用設計されたものが必要となる。

【0005】 なお、このようなハイビジョン用映像信号回路の一例として、特開平2-217094号公報記載の「デジタル映像信号記録再生方法及びその装置」が知られている。この公報では、ハイビジョンの輝度信号

と色差信号とを5チャンネルに分割して、ハイビジョンスタジオ規格信号の1/2のデータレートに変換しビデオ装置にデジタル記録する技術が記載されている。

【0006】 ハイビジョン用映像デジタル信号のビットレートは、1.485Gbpsであり、そのままシリアルパラレル変換すると輝度信号は74.25MHz、色差信号は37.125MHzのサンプリングレートとなるため、この高速の輝度信号を処理するためには専用回路が必要となる。

【0007】

【発明が解決しようとする課題】 上述した従来の映像信号時分割回路は、高速の信号処理にハイビジョン用の専用回路が新規に必要となりかつ回路構成が複雑化するため、経済性を損なうという欠点を有している。

【0008】 本発明の目的は、ハイビジョン用映像デジタル信号の映像処理回路として、現在使用のNTSC（コンポジット／コンポーネント方式）の映像処理回路を流用することができる簡易回路構成の信号時分割回路を提供することにある。

【0009】

【課題を解決するための手段】 本発明の映像信号時分割回路は、映像信号を4チャンネルに時分割するとともに、前記映像信号から検出して得られる同期信号を前記4チャンネルの時分割信号の各々に挿入し、これら挿入した信号の各々を映像処理した4チャンネルの映像信号を、前記4チャンネルの映像信号の一つから検出して得られる基準信号とともに多重化することを特徴としている。

【0010】 映像信号を4チャンネルの時分割信号として出力する時分割手段と、前記映像信号から第1の基準信号を検出し同期信号を出力する第1の基準信号検出手段と、前記時分割信号に前記同期信号を挿入する基準信号挿入手段と、この基準信号挿入手段が出力する第1、第2の色差信号および第1、第2の輝度信号の各々に対応して設けた映像処理手段と、これら映像処理手段が出力する各々の映像信号を多重化し出力する多重化手段と、前記映像処理手段が出力する第1の色差信号から前記同期信号を検出し第2の基準信号を前記多重化手段に出力する第2の基準信号検出手段と、を備えたことを特徴としている。

【0011】 また、前記映像処理手段が、シリアルデータをパラレルデータに変換するシリアルパラレル変換器と、前記パラレルデータを映像処理する映像処理回路と、この映像処理回路が出力するパラレルデータをシリアルデータに変換するパラレルシリアル変換器とを有することを特徴としている。

【0012】

【発明の実施の形態】 次に、本発明の実施の形態について図面を参照して説明する。

【0013】 図1は本発明の映像信号時分割回路の一つ

の実施の形態を示すブロック図である。

【0014】図1に示す本実施の形態は、ハイビジョン用入力信号21を時分割し分割ビット信号23、24、25、および26を出力する多重分離部1と、タイミング基準コードを検出し同期出力信号27を出力するタイミング基準コード検出部2と、分割ビット信号23、24、25および26に同期出力信号27を挿入するタイミング基準コード挿入部3と、この基準コード挿入部3が出力する分割シリアル信号Pb、Y0、PrおよびY1を映像処理するシリアルディジタル映像処理部7、7a、7bおよび7cと、これら各々のシリアルディジタル映像処理部7、7a、7bおよび7cが出力する映像処理信号32、33、34および35を多重化しハイビジョン用出力信号22を出力する多重化部9と、タイミング基準コード36を多重化部9に出力するタイミング基準コード検出部8とから構成されている。

【0015】なお、図1において図3に示す構成要素に対応するものは同一の参照数字または符号を付し、その説明を省略する。

【0016】図2は本実施の形態の動作を説明するタイムチャートである。

【0017】次に、図1および図2を参照して本実施の形態の動作をより詳細に説明する。

【0018】ハイビジョン用入力信号21であるビットレート1.485Gbpsのシリアルデータは、多重分離部1により4チャンネルの分割ビット信号23、24、25、26に分割される。各々の信号のビットレートは371Mbpsとなる。

【0019】ハイビジョン用入力信号21はタイミング基準コード検出部2にも出力され、同期信号の検出およびライン情報の抽出を行なう。同期信号の検出はハイビジョン用入力信号21に含まれている16進表示のデータ“3FF”、“3FF”、“000”、“000”、“000”、“000”の各10ビット×6=60ビットの並びを検出する事により行なわれる。

【0020】16進表示なので、例えば“3FF”はバイナリーとして“111111111”を示す。

“0”はローレベルを“1”はハイレベルを示す。

【0021】ここでディジタルデータのフレーム構成（以下ディジタルラインと記す）は、1ディジタルライン4400Ts（Tsはタイムスロットで1Ts=1/2・T；T=13.468ns）は、ディジタルブランキング期間（560Ts）とデータであるディジタル有効ライン（3840Ts）とから構成される。

【0022】同期信号はハイビジョン用入力信号21の中に、1ディジタルライン中に2度出現し、それぞれ多重EAV10、多重SAV14と呼称される。同期信号を検出すると継続するデータ群“XYZ”データを抽出しディジタルライン情報を得る。この“XYZ”データは16進表示ではなく単にデータ名称を示し、映像信号

の第1フィールド／第2フィールドの識別、フィールドブランキング期間／その他の期間の識別、SAV／EAVの識別の情報が含まれている。多重分離部1から出力された分割ビット信号23、24、25、26には同期信号が含まれていないため同期信号を新規に挿入する必要がある。

【0023】この挿入処理は、タイミング基準コード挿入部3で、タイミング基準コード検出部2が出力する同期出力信号27により行なわれることになる。このとき挿入される同期信号は、多重EAV10についてはタイミング基準コード検出部2で検出・抽出された“3FF”、“000”、“000”、“XYZ”の4ワードからなる同期信号であり、多重SAVについてはタイミング基準コード検出部2で検出・抽出された“3FF”、“000”の2ワードからなる同期信号が挿入される。多重SAV14に“XYZ”の情報を挿入しないのは多重EAV10に挿入された“XYZ”の情報から容易に多重SAV14の“XYZ”の情報が生成されるためである。

【0024】タイミング基準コード挿入部3から出力される4本の分割シリアル信号Pb、Y0、Pr、Y1にはそれぞれに同期信号が挿入されているので、各信号毎に同期分離および映像処理が可能となる。

【0025】シリアルディジタル映像処理部7、7a、7b、7cは、各々シリアルパラレル変換器4、4a、4b、4cと、映像処理回路5、5a、5b、5cと、パラレルシリアル変換器6、6a、6b、6cとを有している。

【0026】シリアルディジタル映像処理部7、7a、7b、7cは、入出力信号のビットレートが371Mbpsであるため、従来使用のNTSC用シリアルディジタル映像処理部との共用が可能である。つまりNTSC用シリアルディジタル信号のビットレートは、コンポーネント信号の場合、通常の13.5MHzサンプリングの場合で270Mbps、18MHzサンプリングの場合で360Mbpsであるため、ほぼ同一周波数帯域なのでNTSCで使用されている映像処理回路で処理が可能となる。

【0027】このことは従来使用のNTSC用シリアルディジタル映像処理部の手段を流用して、ハイビジョン映像信号の映像処理が可能であることを示しており、回路の簡素化と資源の流用が行なえることを示す。

【0028】分割シリアル信号Pb、Y0、Pr、Y1はシリアルディジタル映像処理部7、7a、7b、7cにより映像処理が行なわれた後、多重化部9に出力され、元のハイビジョン用信号に戻され、ハイビジョン用出力信号22として出力される。このとき、分割シリアル信号Pb、Y0、Pr、Y1のうち分割シリアル信号Pbに対応する映像処理信号32のみがタイミング基準コード検出部8に出力され、同期信号である“3F

F", "000", "000", "XYZ" の4ワードの多重EAV10および"3FF", "000" の2ワードの多重SAV14の同期信号が検出される。

【0029】また、タイミング基準コード検出部8では、検出した多重EAV10、多重SAV14により映像信号のライン番号データの再生成を行なう。タイミング基準コード検出部8で抽出された多重EAV10、多重SAV14のデータおよび再生成された映像信号の多重ライン番号データ11は、映像処理信号32, 33, 34, 35が多重化部9で合成されるときにタイミング基準コード36として挿入される。

【0030】図2を参照すると、(A)はハイビジョン用映像信号の規格化したデータ形式を示す。ただし、10ビットを1ワードとしてワード単位で表記している(図ではワードをTsとして表記)。

【0031】ここで、(A)の信号を時間軸方向に4分割し、多重EAV10、多重ライン番号データ11、多重誤り検出符号データ12、多重補助データ/未定義ワードデータ13、多重SAV14についてのみ、"3FF", "000", "000", "XYZ" および "3FF", "000" のデータに設定したものが、それぞれ(B)のPbデータ、(C)のY0データ、(D)のPrデータ、(E)のY1データに含まれる。

【0032】(B), (C), (D), (E)の信号における"3FF", "000", "000", "XYZ"の期間のデータは、信号(A)の多重EAV10のデータであり、これら"3FF", "000", "000", "XYZ"のデータをそのまま挿入している。このデータの挿入により信号(A)の多重ライン番号データ11および多重誤り検出符号データ12の情報は無くなるが、これら情報は"XYZ"の情報により容易に再生できる。

【0033】なお、分割された(B), (C), (D), (E)の信号はそれぞれ単独に同期信号を有するため、映像処理部で個別に同期分離が行なわれるため、個別処理が可能となる。また、多重補助データ/未定義ワードデータ13およびデジタル有効ライン15については、(A)の信号を(B), (C), (D), (E)の信号にそれぞれ時分割して挿入している。

【0034】上述のように、ハイビジョン用入力信号21を時分割した後に、タイミング用のタイミング基準コード36を挿入するように構成している。

【0035】

【発明の効果】以上説明したように、本発明の映像信号時分割回路はハイビジョン用映像信号をシリアルデジタルデータのまま時間軸方向に4分割し、371Mbpsのシリアルデジタル信号4チャンネルの信号として得ることができるので、NTSC用のシリアルデジタル信号の映像処理部がそのまま流用できるという経済性に優れた効果を有している。

【図面の簡単な説明】

【図1】本発明の映像信号時分割回路の一つの実施の形態を示すブロック図である。

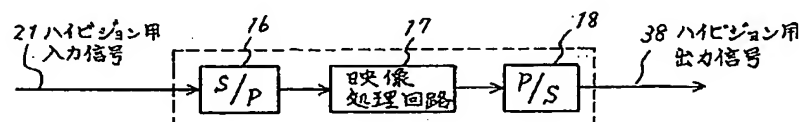
【図2】図2は本実施の形態の動作を説明するタイムチャートである。

【図3】従来の映像信号時分割回路を示すブロック図である。

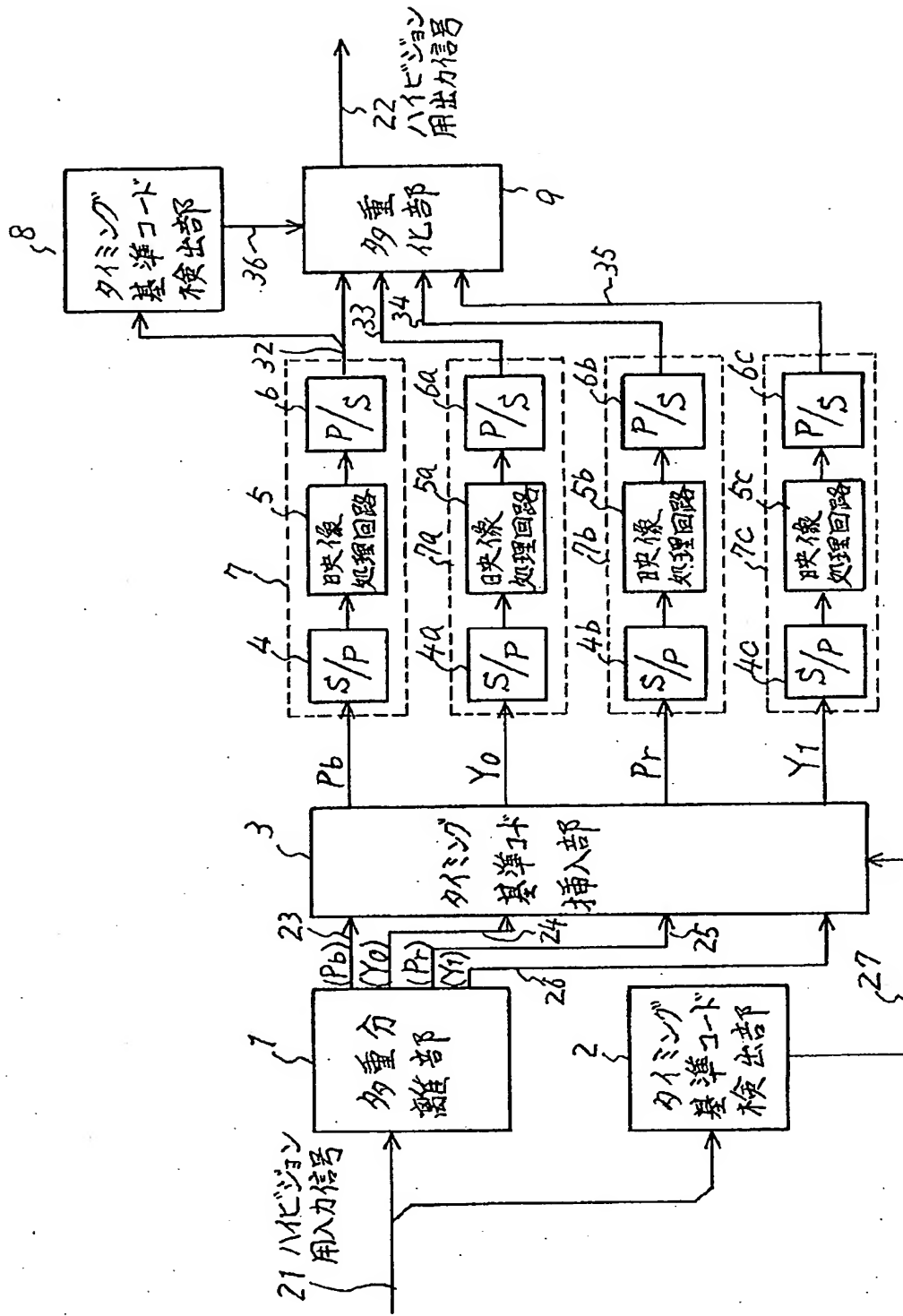
【符号の説明】

- | | |
|----------------|-------------------|
| 1 | 多重分離部 |
| 2 | タイミング基準コード検出部 |
| 3 | タイミング基準コード挿入部 |
| 4, 4a, 4b, 4c | シリアルパラレル変換器 |
| 5, 5a, 5b, 5c | 映像処理回路 |
| 6, 6a, 6b, 6c | パラレルシリアル変換器 |
| 7, 7a, 7b, 7c | シリアルデジタル映像処理部 |
| 8 | タイミング基準コード検出部 |
| 9 | 多重化部 |
| 10 | 多重EAV |
| 11 | 多重ライン番号データ |
| 12 | 多重誤り検出符号データ |
| 13 | 多重補助データ/未定義ワードデータ |
| 14 | 多重SAV |
| 15 | デジタル有効ライン |
| 16 | シリアルパラレル変換器 |
| 17 | 映像処理回路 |
| 18 | パラレルシリアル変換器 |
| 21 | ハイビジョン用入力信号 |
| 22 | ハイビジョン用出力信号 |
| 23, 24, 25, 26 | 分割ビット信号 |
| 27 | 同期出力信号 |
| 32, 33, 34, 35 | 映像処理信号 |
| 36 | タイミング基準コード |

【図3】



【図1】



【図2】

